目　录

I/O 型 8Bit MCU

文件编号：PT-DS24004

1. 产品概述

PT8P1101 是一款 RISC 内核， IO 型 8 位 MCU，其内置 1K*14bit OTP ROM、48*8bit SRAM、TIMER、PWM、LVD 等功能。主要应用于应用消费类电子产品。

2. 主要特性

■ CPU

- RISC 内核，支持 64 条指令，除分支指令为两周期指令以外其余为单周期指令
- 支持 5 级硬件堆栈
- 指令周期可配置
- 复位向量位于 000H
- 支持直接与间接数据寻址方式
- 程序存储器 OTP ROM：1K*14bit，代码量不超过 0.5K，可烧录 2 次
- 数据存储器 SRAM：48*8bit

■ 中断

- 5 个中断源：T0、T1、INT0、KEY、LVD

■ 时钟系统

- 内部 RC 振荡器
  - 频率：20MHz　　精度：±1.5%(typ)
- 内部 RC 振荡器
  - 频率：32KHz　　精度：±15%(typ)

■ I/O 口

- 6 个双向 I/O 端口，带 SMIT 输入，内置上拉电阻及下拉电阻
- 所有端口均支持键盘中断功能
- I/O 驱动拉电流可选正常驱动或限流驱动
- I/O 输入电压门限 2 档可选
  - 0.7*VDD/0.3*VDD
  - 0.45*VDD/0.2*VDD

■ 定时器

- TIMER0
  - 8 位定时器，支持预分频
- TIMER1
  - 8 位自动装载定时器
  - 4 路独立的 PWM

■ LVD

- 内建 25 档低电压检测（1.8V~4.2V 0.1V 步进)

■ 保护系统及工作模式

- 3 种系统复位方式
  - 上电复位(POR)
  - 低压复位(LVR)
  - 看门狗(WDT)溢出复位
- 支持 3 种工作模式
  - Normal 模式：正常工作模式
  - STOP 模式：低功耗模式，CPU 停止工作，外设停止工作
    唤醒方式：外部中断、KEY 中断、WDT 溢出
  - IDLE 模式：CPU、TIMER0 停止工作，其它外设可以工作
    唤醒方式：TIMER0 以外的中断、WDT 溢出
- 内嵌 LVR，复位阈值可选为： 关闭、1.8V、2.0V、2.2V、2.4V、2.7V、3.0V、3.6V（误差±10%）
- 内嵌 WDT，支持预分频功能，4 档 WDT 溢出时间可选：8ms、16ms、128ms、256ms

■ 工作电压

- 10MHz @3.0-5.5V
- 5MHz @2.0-5.5V
- 2.5MHz @1.8-5.5V

■ 工作温度

- -40 ~ +85℃

■ 封装形式

- SOP8、SOT23-6

3. 管脚配置

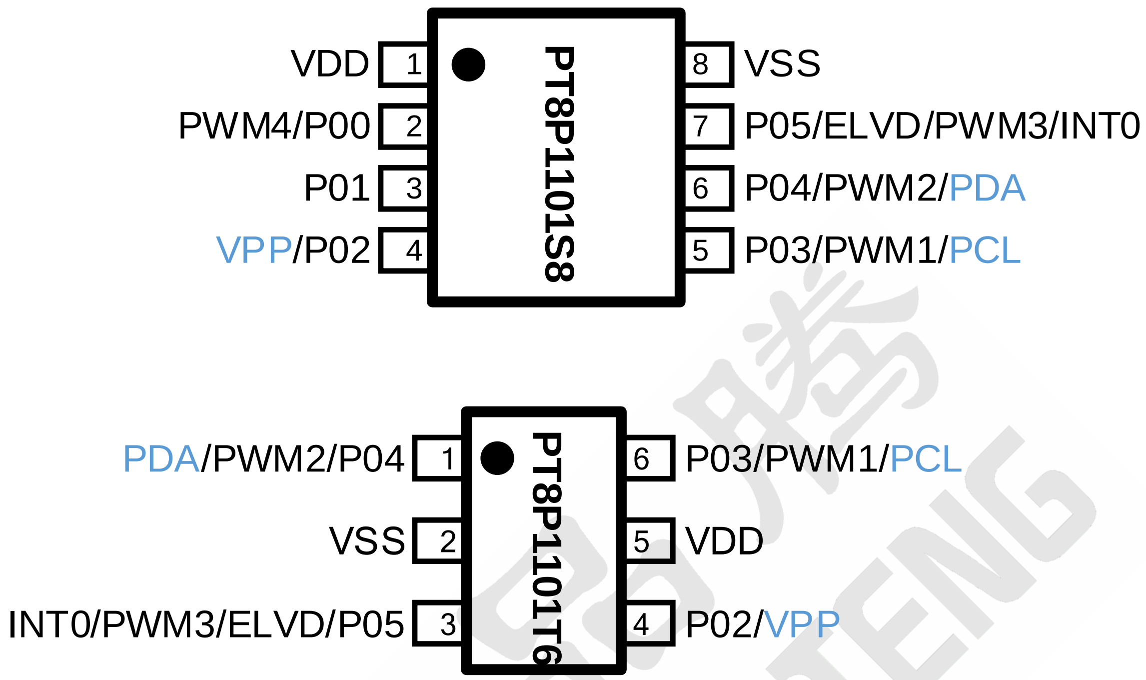


图 1 管脚示意图

表 1 引脚说明表

管脚名称	IO类型	管脚说明
VDD	P	电源
VSS	P	地
PCL	I	烧录时钟线
PDA	I/O	烧录数据线
VPP	P	VPP高压线
P0x	I/O	输入/输出GPIO(x=0~5)
INT0	I	外部中断输入脚
PWMx	O	PWM输出脚(x=1~4)
ELVD	I	外部LVD输入

注：PIN 类型

I =>仅有 CMOS 输入　　　　O => CMOS/NMOS 输出

P =>电源/地

4. 系统结构

其为一款 MCU 芯片。它基于 RISC 的架构并且大部分的指令执行周期是一个指令周期，只有少部分指令需要两个指令周期。内置 1K*14bit OTP；内置 48 Bytes SRAM；同时内部集成了 TIMER、PWM、LVR、LVD、WDT 等外设。

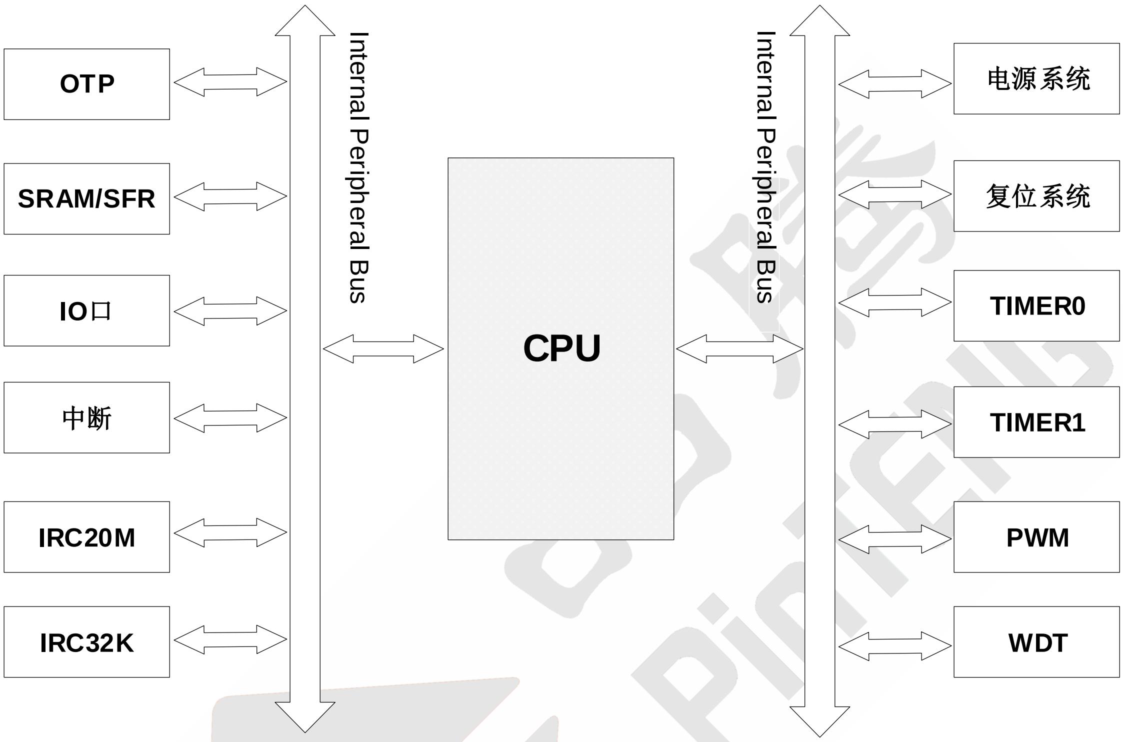


图 2 系统框图

5. 中央处理器

5.1 指令集

表 2 MCU 指令集

类别	指令格式	指令意义	指令周期	标志位
算术运算	ADDK K	A ← A + K	1	C DC Z
	ADD A，R	A ← A + R	1	
	ADDR A，R	R ← A + R	1	
	ADDC A，R	A ← A + R + C	1	
	ADDCR A，R	R ← A + R + C	1	
	SUBK K	A ← A - K	1	
	SUB A，R	A ← A - R	1	
	SUBR A，R	R ← A - R	1	
	SUBC A，R	A ← A - R –(~C)	1	
	SUBCR A，R	R ← A - R –(~C)	1	
逻辑运算	ANDK K	A ← A & K	1	Z
	AND A，R	A ← A & R	1	Z
	ANDR A，R	R ← A & R	1	Z
	CPL R	A ← NOT(R)	1	Z
	CPLR R	R ← NOT(R)	1	Z
	ORK K	A ← A | K	1	Z
	OR A，R	A ← A | R	1	Z
	ORR A，R	R ← A | R	1	Z
	XORK K	A ← A ^ K	1	Z
	XOR A，R	A ← A ^ R	1	Z
	XORR A，R	R ← A ^ R	1	Z
	BCPL R，b	R 的第 b 个位取反，然后送给 R	1	~
递增和递减指令	INC R	A ← R + 1	1	Z
	INCR R	R ← R + 1	1	Z
	INCSZ R	A ← R + 1，如果 A=0，则跳过下一条指令	1 or 2	~
	INCSZR R	R ← R + 1，如果 R=0，则跳过下一条指令	1 or 2	~
	DEC R	A ← R – 1	1	Z
	DECR R	R ← R – 1	1	Z
	DECSZ R	A ← R - 1，如果 A=0，则跳过下一条指令	1 or 2	~
	DECSZR R	R ←R - 1，如果 R=0，则跳过下一条指令	1 or 2	~

移位指令	RLC R	A ← R 带进位循环左移 1 位	1	C
	RLCR R	R ← R 带进位循环左移 1 位	1	C
	RRC R	A ← R 带进位循环右移 1 位	1	C
	RRCR R	R ← R 带进位循环右移 1 位	1	C
	RL R	A ← R 循环左移 1 位	1	~
	RLR R	R ← R 循环左移 1 位	1	~
	RR R	A ← R 循环右移 1 位	1	~
	RRR R	R ← R 循环右移 1 位	1	~
数据传送	MOV A，R	A ← R	1	Z
	MOV R，A	R ← A	1	~
	MOVK K	A ← K	1	~
	MOVRR R	R ← R，两个 R 为同一地址，影响 Z	1	Z
位操作	BCLR R，b	R[b] ← 0	1	~
	BSET R，b	R[b] ← 1	1	~
转移指令	JMP AA	PC←AA, AA 为 10bit 值，JMP 可跳转范围为 1K ROM 空间	2	~
	BTSZ R，b	如果 R[b]=0，则跳过下一条指令	1 or 2	~
	BTSNZ R，b	如果 R[b]=1，则跳过下一条指令	1 or 2	~
	CALL AA	Push pc+1，then PC←AA，AA 为 10bit 值，CALL 可跳转范围为 1K ROM 空间	2	~
	RET	PC 值出栈	2	~
	RETK K	PC 值出栈同时 K 赋给累加器 A	2	~
	RETI	PC 值出栈同时 GIE=1	2	~
	SZR R	R← R，如果 R=0，则跳过下一条指令	1 or 2	~
	SZ R	A ← R，如果 R=0，则跳过下一条指令	1 or 2	~
	SE R	如果 A=R，则跳过下一条指令	1 or 2	C Z
	SEK K	如果 A=K，则跳过下一条指令	1 or 2	C Z
其他指令	NOP	空指令不作任何操作	1	~
	CLR R	把 R 赋 0	1	Z
	SET R	把 R 赋 0xff	1	~
	CLRWDT	Clear WDT	1	~
	SWAP R	R 的高四位和低四位交换，结果放入 A	1	~
	SWAPR R	R 的高四位和低四位交换，结果放入 R	1	~
	STOP	芯片进入 STOP 状态	1	~
	IDLE	芯片进入 IDLE 状态	1	~
	MPSEL AA	[MPL0] = AA, AA 为 7bit 值设置间接寻址地址寄存器	1	~

参数说明：

R：数据存储器地址　A：工作寄存器　K：立即数

b：位选择(0~7)　PC：程序计数器　C：进位标志

DC：半加进位标志　Z：结果为零标志

5.2 ROM

1K×14bit 的存储空间，由 10 位 PC 指针访问，复位地址为 000h。H/W 中断向量地址 008h，支持 5 级堆栈，程序存储器分布图、INFO 区和堆栈结构如下：

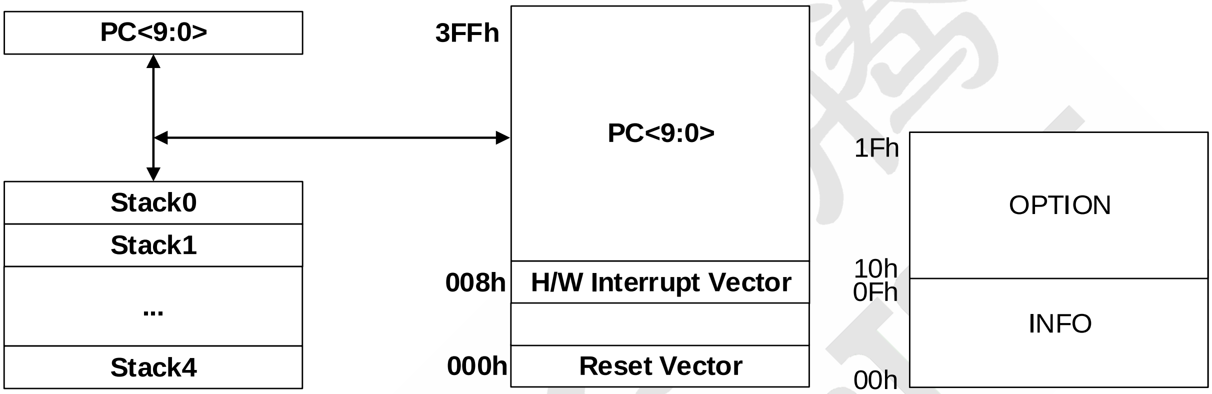


图 3 程序存储器 ROM 及 INFO 区

说明：堆栈级数为 5 级，如果用户使用时超过此级数，则会导致功能出错

5.3 RAM

数据存储器包含特殊功能寄存器组（SFR）和通用寄存器组（SRAM），所有寄存器可以直接寻址或者通过 MPL0 寄存器间接寻址。逻辑地址和物理地址映射关系如下：

表 3 RAM 地址分配表格

地址	地址分配说明
$00h~$1Fh	SFR 地址空间
$20h~$4Fh	SRAM 地址空间

5.4 CPU SFR

CPU 模块相关寄存器:

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
000h	IAR0	通过MPL0访问数据区(不是一个实际的物理地址)								xxxx xxxx
002h	MPL0	-	MPL0[6:0]							-000 0000
006h	STATUS	-					Z	DC	C	---- -xxx
007h	ACC	ACC[7:0]								xxxx xxxx
008h	PCL	PCL[7:0]								0000 0000

- **间接寻址寄存器(IAR0,MPL0)**

IAR0 不是一个实际的物理地址。间接寻址时通过间接寻址地址寄存器 MPL0 来访问其所指向的地址，其与直接寻址时的地址是完全一致的。

- **状态寄存器(STATUS，06h)**

状态寄存器包含运算标志，结果标志。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-					Z	DC	C
Access	-					R/W	R/W	R/W
Default	-					x	x	x

Bit[2]　Z：零标志
　　1：算术或逻辑操作结果为 0
　　0：算术或逻辑操作结果不为 0
Bit[1]　DC：半字节辅助进位标志/借位标志，
　　用于进位时，1 表示有进位，0 表示无进位
　　用于借位时，1 表示无借位，0 表示有借位
Bit[0]　C：进位标志/借位标志，
　　用于进位时，1 表示有进位，0 表示无进位
　　用于借位时，1 表示无借位，0 表示有借位

- **累加器(ACC，07h)**

累加器 ACC 是最常用的寄存器，指令系统中采用 A 作为助记符。常用来存放参加计算或者逻辑运算的操作数及结果。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ACC[7:0]							
Access	R/W							
Default	0xxx							

- **PC 指针低 8 位(PCL，08h)**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Name	PCL[7:0]
Access	R/W
Default	0x00

PCL 只能通过 **ADDR A, PCL** 指令跳转（注：执行此指令后 PC_NEXT=PC_NOW+1+ACC, PCL=PC_NEXT[7:0]；除此指令外，对 PCL 操作的其他指令不能改变 PC 值）。
软件可以读取它得到 PC 的低 8 位的值，比如：“MOV A,PCL”等。

5.5 SFR

特殊功能寄存器（SFR）包含系统专用寄存器和辅助专用寄存器，详细描述如下：

表 4 寄存器列表（SFR）

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
00h	IAR0	通过 MPL0 访问数据区(不是一个实际的物理地址)								xxxx xxxx
01h	TMR0	TMR0[7:0]								0000 0000
02h	MPL0	-	MPL0[6:0]							-xxx xxxx
06h	STATUS	-					Z	DC	C	---- -xxx
07h	ACC	ACC[7:0]								xxxx xxxx
08h	PCL	PCL[7:0]								0000 0000
0Ch	IE0	GIE	-	-	KEYIE	INT0IE	LVDIE	T1IE	T0IE	0--0 0000
0Eh	IF0	-	-	-	KEYIF	INT0IF	LVDIF	T1IF	T0IF	---0 0000
0Fh	P0	-		P05	P04	P03	P02	P01	P00	--xx xxxx
10h	P0OE	-		P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0	--11 1111
11h	P0OD	-		P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0	--00 0000
12h	P0PH	-		P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0	--11 1111
13h	P0PD	-		P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0	--00 0000
14h	P0K	-		P0K5	P0K4	P0K3	P0K2	P0K1	P0K0	--00 0000
15h	PCON	WDTEN	WDTSEL	TO	PD	OSCO	EINT0	INT0S	VTHS	1011 0000
16h	LVDCON	LVDOUT	LVDEN	LVDFS	LVDSEL[4:0]					0000 0000
17h	LVRCON	LVREN	-							1---- ----
18h	OPTION	T0EN	-	-	-	PSA	PS2	PS1	PS0	0--- 1111
19h	T1CON0	-	-	-	-	T1FS[2:0]			T1EN	---- 0000
1Ah	T1CON1	PWM4S	PWM3S	PWM2S	PWM1S	PWM4EN	PWM3EN	PWM2EN	PWM1EN	0000 0000
1Bh	T1OVR	T1OVR[7:0]								xxxx xxxx
1Ch	T1D1	T1D1[7:0]								xxxx xxxx
1Dh	T1D2	T1D2[7:0]								xxxx xxxx
1Eh	T1D3	T1D3[7:0]								xxxx xxxx
1Fh	T1D4	T1D4[7:0]								xxxx xxxx

说明：

- ： 无效位，回读为‘0’　　　　x ： 不定态

5.6 OPTION

表 5 配置选项 0(010h)

名称	位	默认值	说明
SUT[2:0]	[10:8]	111	PWRT & WDT 计数周期选择位（其值必须是分频率的倍数） 111: →PWRT = WDT prescaler rate = 16ms(默认) 000: →PWRT = WDT prescaler rate = 8ms 011: →PWRT = WDT prescaler rate = 256ms 100: →PWRT = WDT prescaler rate = 128ms 110: →PWRT = 128us，WDT prescaler rate = 16ms 010: →PWRT = 128us，WDT prescaler rate = 8ms 001: →PWRT = 128us，WDT prescaler rate = 256ms 101: →PWRT = 128us，WDT prescaler rate = 128ms
IOHS	[6]	1	IO 口驱动拉电流选择 1: →正常驱动 0: →限流驱动
CODESTA (只读)	[1:0]	11	ROM 中程序状态指示 11：ROM 中没有烧录程序 10：ROM 中只有前 0.5K 烧录了程序 00：ROM 中前后 0.5K 都烧录了程序

表 6 配置选项 1(011H)

名称	位	默认值	说明
PROTECT	[10]	1	代码保护选择位 1: →代码不加密 ROM code protection off (默认) 0: →代码加密 ROM code protection on
CODEORG (只读)	[7]	1	1：程序执行使用全部 1K 空间 0：程序执行使用后 0.5K 空间
LVRSEL[2:0]	[6:4]	100	低电压复位点选择 000：关闭 001：1.8V 010：2.0V 011：2.2V 100：2.4V 101：2.7V 110：3.0V 111：3.6V
OSCD[2:0]	[3:1]	111	指令运行周期选择位 111: →4 个 20M 时钟周期（默认） 110: →2 个 20M 时钟周期 100: →8 个 20M 时钟周期 101: →16 个 20M 时钟周期 011: →32 个 20M 时钟周期 010: →64 个 20M 时钟周期 001: →2 个 32K 时钟周期(系统时钟为 1 个 32K 时钟周期) 000: →2 个 32K 时钟周期(系统时钟为 1 个 32K 时钟周期)

6. 时钟系统与工作模式

6.1 时钟系统

本芯片支持两个时钟源：内部 RC20M 时钟及内部 RC32K 时钟。系统时钟为选择 RC20M 或其分频时钟，指令时钟为 RC20M 时钟的 2/4/8/16/32/64 分频，或 RC32K 时钟的 2 分频。WDT 采用 RC32K 时钟，TIMER0 采用指令时钟，TIMER1 采用系统时钟。当指令时钟选择 RC32K 时钟的 2 分频时，系统时钟为 RC32K 时钟。

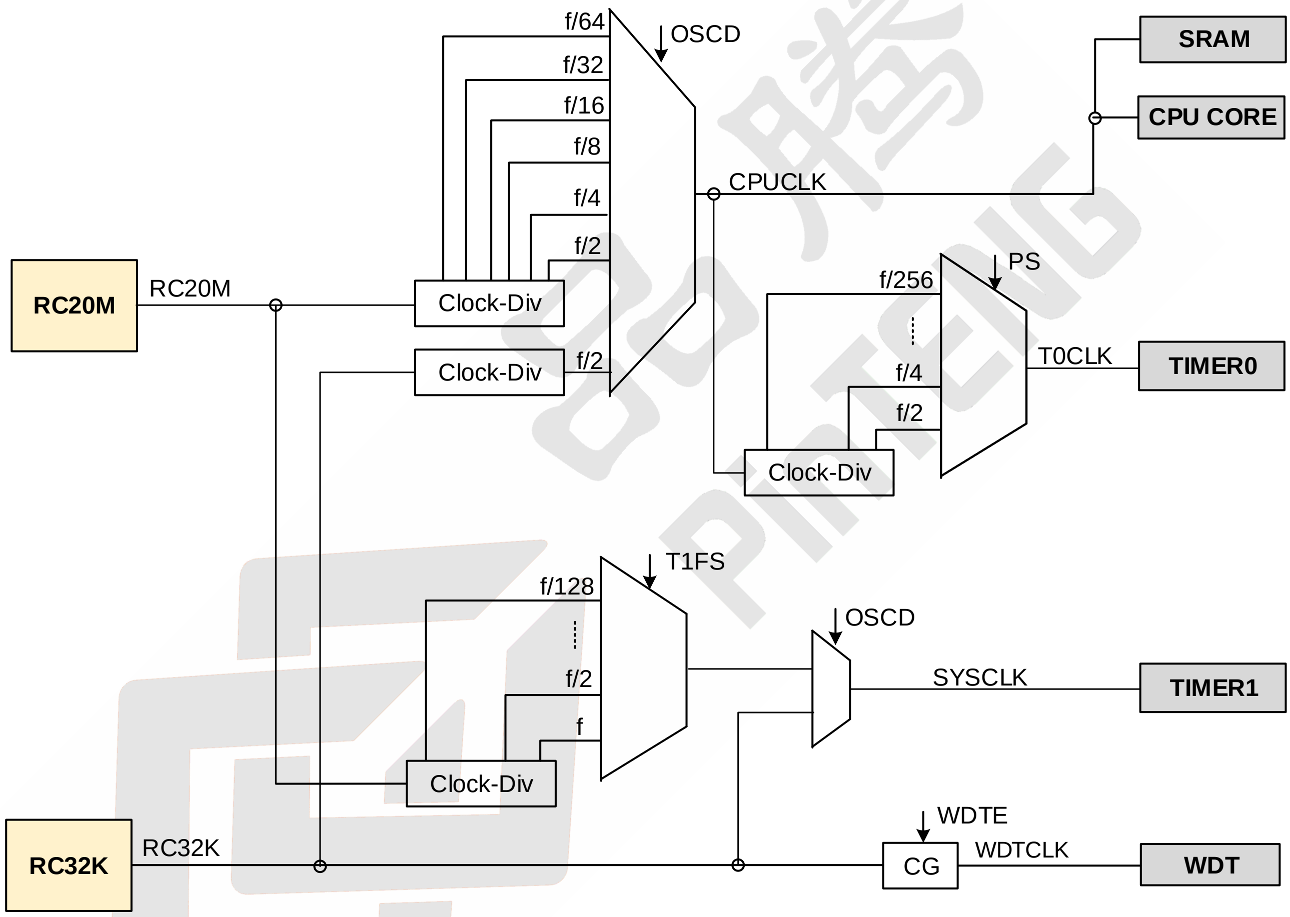
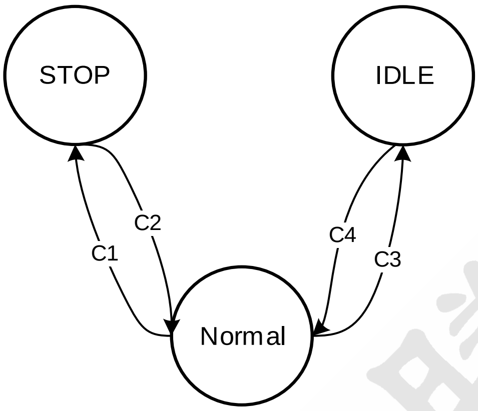


图 4 时钟结构图

6.2 工作模式

支持 Normal 模式、STOP 模式、IDLE 模式。模式描述如下：



C1：执行STOP指令
C2：从STOP模式唤醒
C3：执行IDLE指令
C4：从IDLE模式唤醒

图 5 工作模式转换图

STOP 模式

CPU 及外设都停止工作，PD 位清零，TO 位置 1，看门狗清零同时保持运行状态，RC20M 停振，I/O 维持原状：

唤醒方式：

1. WDT 溢出可唤醒 STOP 模式
2. KEY 中断可唤醒 STOP 模式
3. 外部中断可唤醒 STOP 模式

IDLE 模式

IDLE 模式下，除 CPU、TIMER0 外，其它外设都可工作。

唤醒方式：

1. WDT 溢出可唤醒 IDLE 模式
2. TIMER0 以外的中断可唤醒 IDLE 模式

中断唤醒 STOP\IDLE 模式时，对应的中断屏蔽位需要置为使能中断。如果 GIE 为 0 则唤醒后继续执行后继指令，GIE 为 1 则唤醒后执行中断程序再执行后继指令。

7. 通用输入输出端口(GPIO)

7.1 GPIO SFR

GPIO 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
0Fh	P0	-	-	P05	P04	P03	P02	P01	P00	---0 0000
10h	P0OE	-	-	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0	---1 1111
11h	P0OD	-	-	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0	---0 0000
12h	P0PH	-	-	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0	---1 1111
13h	P0PD	-	-	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0	---0 0000
14h	P0K	-	-	P0K5	P0K4	P0K3	P0K2	P0K1	P0K0	---0 0000

- **P0 端口读写数据寄存器(P0，0Fh)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P05	P04	P03	P02	P01	P00
Access	-	-	R/W	R/W	R/W	R/W	R/W	R/W
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P0[i]**：P0[i]端口读写数据
P0[i]为输出时，读 P0[i]得到的为寄存器值，且 P0[i]值从 PAD 端口输出
P0[i]为输入时，读 P0[i]得到的为各管脚端口值，且 P0[i]值对 PAD 端口无影响

- **P0 I/O 方向控制寄存器(P0OE，10h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0
Access	-	-	R/W	R/W	R/W	R/W	R/W	R/W
Default	-	-	1	1	1	1	1	1

Bit[5:0] **P0OE[i]**：P0 I/O 方向控制使能，系统复位以后设置为输入（高阻抗）
1：输入（高阻抗）
0：输出

- **P0 开漏控制寄存器(P0OD，11h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0
Access	-	-	R/W	R/W	R/W	R/W	R/W	R/W
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P0OD[i]**：P0[i]开漏使能
1：使能
0：禁止

• **P0 上拉电阻控制寄存器(P0PH，12h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0
Access	-	-	R/W	R/W	R/W	R/W	R/W	R/W
Default	-	-	1	1	1	1	1	1

Bit[5:0] **P0PH[i]**：P0[i]内部上拉使能
1：禁止
0：使能

• **P0 下拉电阻使能寄存器(P0PD，13h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0
Access	-	-	R/W	R/W	R/W	R/W	R/W	R/W
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P0PD[i]**：P0[i]的下拉电阻使能
1：使能下拉电阻
0：禁止下拉电阻

• **P0 KEY 中断使能寄存器(P0K，14h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P0K5	P0K4	P0K3	P0K2	P0K1	P0K0
Access	-	-	R/W	R/W	R/W	R/W	R/W	R/W
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P0K[i]**：P0[i]KEY 中断使能
1：使能
0：禁止

说明：

• P0 口有相应的上下拉控制位(P0PH/P0PD 寄存器)来设置使能内部上/下拉，如果设置为输出模式，内部上下拉功能会自动关闭；上下拉使能不能同时有效，上拉优先级高于下拉。
• P0 口有相应的开漏控制位(P0OD 寄存器)来设置使能开漏输出，当开漏配置有效且数据寄存器值为 1 时，即使配置为输出模式，上拉功能也可以开启。
• P0 口 KEY 中断使能且设置为输入后，P0 口的电平有变化就会置位 KEYIF。
• 使能 PWM 时，需先把 PWM 对应 IO 设置为输出。

8. 定时器(TIMER)

8.1 TIMER0/WDT

定时器 0 为 8 位向上定时器，其从 TMR0 开始计数，当其计数值达到 0xFF 后，产生 T0 溢出信号。特性如下：

1. 支持时钟预分频功能；
2. 定时功能。

TIMER0 为 8 位定时器，TIMER0 的时钟源是内部指令时钟。T0EN 配置为 1 后开始定时模式，定时模式在没有预置器的情况下，定时寄存器每个指令周期自动加 1，写 TMR0 寄存器以后，定时器将在两个指令周期以后开始自增。

看门狗定时器（WDT）的运行依赖于芯片的 RC 振荡器，无需任何额外电路即能工作，如在睡眠模式下。在一般操作或睡眠模式情况下，看门狗定时器的溢出都会导致 MCU 复位或唤醒同时 TO 位被清零。如 WDTEN 位置零，看门狗定时器不能工作，看门狗溢出时间可以通过配置选项 0 的 SUT[1:0]设置为 16ms、8ms、256ms、128ms。需要看门狗溢出周期变长可以通过设置 OPTION 寄存器 PS[2:0]使看门狗定时器分频最大达到 1:128，此时最大看门狗溢出周期为 32.8 秒。预置器配置给 WDT 的情况下(PSA=1)，CLRWDT 指令能使 WDT 和预置器清零，启用看门狗可以防止超时，如果超时 MCU 能复位。预置器配置给 WDT 的情况下(PSA=1)，STOP 指令能使 WDT 和预置器清零，这样就可以在看门狗溢出复位前，得到配置的睡眠时间。

Prescaler（预置器）：一个 8 位的计数器作为 TIMER0 和 WDT 的预置器，注意该预置器只能分配给 TIMER0 或 WDT 其中之一使用，不能两者同时使用。PSA 位决定预置器是指派给 TIMER0 还是 WDT，PS[2:0]位配置分频。当作为 TIMER0 的预置器的时候，写 TMR0 会把预置器清零；当作为 WDT 的预置器的时候，CLRWDT 指令会清除预置器和 WDT。预置器不能读写，复位时预置器各位为全 1。为了避免机器非正常复位，当预置器分配从 TIMER0 改为 WDT 时，需要执行 CLRWDT 或清 TMR0 指令，反之亦然。

- **TMR0 寄存器(TMR0，01h)：**

该寄存器用来读取和配置 TIMER0 计数值。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	TMR0[7:0]							
Access	R/W							
Default	0x00							

- **选项寄存器(OPTION，18h)：**

该寄存器主要用来配置与 TIMER0/WDT 分频器、TIMER0 选项相关信息。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T0EN	-	-	-	PSA	PS2	PS1	PS0
Access	R/W	-	-	-	R/W	R/W	R/W	R/W
Default	0	-	-	-	1	1	1	1

Bit[7] **T0EN:** TIMER0 使能位

1：使能 TIMER0

0：禁止 TIMER0

Bit[3] **PSA：**分频器选择位

1：WDT

0：TIMER0

Bit[2:0] **PS[2:0]：**分频率选择控制位

PS[2:0]	TIMER0 Rate	WDT Rate
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

8.2 TIMER1

TIMER1 为 8 位向上定时器，计数到 0xFF 后自动装载 T1OVR 值。其具有普通定时功能和 4 路 PWM 输出功能。TIMER1 的时钟源为系统时钟。

TIMER1 相关 SFR 描述如下：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
19h	T1CON0	-				T1FS[2:0]			T1EN	---- 0000
1Ah	T1CON1	PWM4S	PWM3S	PWM2S	PWM1S	PWM4EN	PWM3EN	PWM2EN	PWM1EN	0000 0000
1Bh	T1OVR	T1OVR[7:0]								xxxx xxxx
1Ch	T1D1	T1D1[7:0]								xxxx xxxx
1Dh	T1D2	T1D2[7:0]								xxxx xxxx
1Eh	T1D3	T1D3[7:0]								xxxx xxxx
1Fh	T1D4	T1D4[7:0]								xxxx xxxx

- **TIMER1 控制寄存器 0(T1CON0，19h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-				T1FS[2:0]			T1EN
Access	-				R/W			R/W
Default	-				000			0

Bit[3:1] **T1FS：**定时器 1 时钟分频选择
000：不分频
001：2 分频
010：4 分频
011：8 分频
100：16 分频
101：32 分频
110：64 分频
111：128 分频

Bit[0] **T1EN：**TIMER1 使能位
1：使能 TIMER1
0：禁止 TIMER1

- **TIMER1 控制寄存器 1(T1CON1，1Ah)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PWM4S	PWM3S	PWM2S	PWM1S	PWM4EN	PWM3EN	PWM2EN	PWM1EN
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	0	0	0	0	0	0	0	0

Bit[7] **PWM4S：**PWM4 输出有效电平选择位
1：先输出高电平，TIMER1 计数值小于等于 T1D4 时输出高电平
0：先输出低电平，TIMER1 计数值小于等于 T1D4 时输出低电平

Bit[6] **PWM3S**：PWM3 输出有效电平选择位
1：先输出高电平，TIMER1 计数值小于等于 T1D3 时输出高电平
0：先输出低电平，TIMER1 计数值小于等于 T1D3 时输出低电平

Bit[5] **PWM2S**：PWM2 输出有效电平选择位
1：先输出高电平，TIMER1 计数值小于等于 T1D2 时输出高电平
0：先输出低电平，TIMER1 计数值小于等于 T1D2 时输出低电平

Bit[4] **PWM1S**：PWM1 输出有效电平选择位
1：先输出高电平，TIMER1 计数值小于等于 T1D1 时输出高电平
0：先输出低电平，TIMER1 计数值小于等于 T1D1 时输出低电平

Bit[3] **PWM4EN**：PWM4 使能位
1：使能 PWM4 输出
0：关闭 PWM4 输出

Bit[2] **PWM3EN**：PWM3 使能位
1：使能 PWM3 输出
0：关闭 PWM3 输出

Bit[1] **PWM2EN**：PWM2 使能位
1：使能 PWM2 输出
0：关闭 PWM2 输出

Bit[0] **PWM1EN**：PWM1 使能位
1：使能 PWM1 输出
0：关闭 PWM1 输出

- **TIMER1 预设置的周期寄存器(T1OVR，1Bh)**：

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1OVR[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T1OVR[7:0]**：TIMER1 预设置的周期寄存器，实际周期为：8’hFF - T1OVR+1

- **TIMER1 PWM1 占空比设置寄存器(T1D1，1Ch)**：

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1D1[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T1D1[7:0]**：PWM1 占空比寄存器，TIMER1 PWM 模式时，PWM1 占空比寄存器，实际占空比为：(T1D1-T1OVR+1) / (8’hFF - T1OVR +1)

- **TIMER1 PWM2 占空比设置寄存器(T1D2，1Dh)**：

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1D2[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T1D2[7:0]**：PWM2 占空比寄存器，TIMER1 PWM 模式时，PWM2 占空比寄存器，实际占空比为：(T1D2-T1OVR+1) / (8’hFF - T1OVR +1)

- **TIMER1 PWM3 占空比设置寄存器(T1D3，1Eh)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1D3[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T1D3[7:0]**：PWM3 占空比寄存器，TIMER1 PWM 模式时，PWM3 占空比寄存器，实际占空比为：(T1D3-T1OVR+1)/ (8’hFF -T1OVR +1)

- **TIMER1 PWM4 占空比设置寄存器(T1D4，1Fh)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1D4[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T1D4[7:0]**：PWM4 占空比寄存器，TIMER1 PWM 模式时，PWM4 占空比寄存器，实际占空比为：(T1D4-T1OVR+1)/ (8’hFF -T1OVR +1)

1. TIMER1 Normal Time 模式

定时器 TIMER1 能被配置为普通的定时模式，当 TIMER1 被启动后，定时周期寄存器 T1OVR 的值将会被装载到定时器中，当定时器的计数器计满后上报 TIMER1 溢出中断，同时 T1OVR 将会由硬件重新自动装载到计数器中（在两次溢出中断过程中，用户可以配置下个周期），然后启动向上计数。

TIMER1 工作于定时模式时的配置流程如下：

1. 配置 T1OVR、T1FS；
2. 使能 TIMER1 中断（T1IE 及 GIE）；
3. 使能 TIMER1(T1EN)；
4. 计满溢出后，硬件上报 TIMER1 溢出中断。

2. TIMER1 PWM 模式

定时器 TIMER1 能被配置为 PWM 模式，用于 4 路独立的 PWM。其有自动装载功能，即当 TIMER1 被启动后，PWM 载波周期寄存器 T1OVR 的值及 PWM 占空比 T1Dx 的值将会被装载到定时器 TIMER1 中，当定时器的计数器计满后，PWM 载波周期寄存器 T1OVR 及 PWM 占空比 T1Dx 的值将会由硬件重新自动装载到计数器中（在两次溢出中断过程中，用户可以配置下个 PWM 周期及 PWM 占空比），然后启动向上计数。

TIMER1 工作于 PWM 模式时的配置流程如下：

1. 配置 T1OVR, T1FS ,T1Dx
2. 配置 PWMxS
3. 使能 TIMER1 中断（T1IE 及 GIE）
4. 使能 PWMxEN
5. 使能 TIMER1(T1EN)

➘ **注意：**

软件必须先使能 PWMxEN，最后再使能 TIMER1。

9. 中断系统

系统有如下 5 个中断源：

1) TIMER0 溢出中断
2) TIMER1 溢出中断
3) INT0 中断
4) LVD 中断
5) KEY 中断

IF0 为中断标志寄存器，决定该寄存器所发生的中断状态。当有中断条件产生时，无论对应的中断使能位及全局中断使能位是否有效，中断标志位都将置 1。
全局中断使能位 GIE，能使所有中断被开放(GIE=1)或屏蔽(GIE=0)，每个中断能否启用决定于 INTEN 寄存器同时保证 GIE=1。
中断发生时 GIE 位（在中断发生前 GIE 位和该中断相关的中断使能位置 1）被硬件清零从而禁止进入中断，同时下条指令跳到 008h 地址后开始执行。
进入中断服务程序前，PC、ACC 及 STATUS 会被压栈保护。

中断模块相关寄存器

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
0Ch	IE0	GIE	-	-	KEYIE	INT0IE	LVDIE	T1IE	T0IE	0--0 0000
0Eh	IF0	-	-	-	KEYIF	INT0IF	LVDIF	T1IF	T0IF	---0 0000

- **中断屏蔽寄存器 0(IE0，0Ch)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	GIE	-	-	KEYIE	INT0IE	LVDIE	T1IE	T0IE
Access	R/W	-	-	R/W	R/W	R/W	R/W	R/W
Default	0	-	-	0	0	0	0	0

Bit[7] **GIE：**全局中断使能位
1：使能所有没有屏蔽的中断
0：禁止所有中断

Bit[4] **KEYIE：**KEY 中断屏蔽位
1：使能 KEY 中断
0：禁止 KEY 中断

Bit[3] **INT0IE：**INT0 中断屏蔽位
1：使能外部中断 0
0：禁止外部中断 0

Bit[2] **LVDIE：**LVD 中断屏蔽位
1：使能 LVD 中断
0：禁止 LVD 中断

Bit[1] **T1IE：**TIMER1 溢出中断屏蔽位

1：使能 TIMER1 溢出中断

0：禁止 TIMER1 溢出中断

Bit[0] **T0IE**：TIMER0 溢出中断屏蔽位

1：使能 TIMER0 溢出中断

0：禁止 TIMER0 溢出中断

- **中断标志寄存器(IF0，0Eh)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	KEYIF	INT0IF	LVDIF	T1IF	T0IF
Access	-	-	-	R/W	R/W	R/W	R/W	R/W
Default	-	-	-	0	0	0	0	0

Bit[4] **KEYIF**：KEY 中断标志，软件写 0 清，写 1 保持

Bit[3] **INT0IF**：外部中断 0 标志，软件写 0 清，写 1 保持

Bit[2] **LVDIF**：LVD 中断标志，软件写 0 清，写 1 保持

Bit[1] **T1IF**：TIMER1 溢出中断标志，软件写 0 清，写 1 保持

Bit[0] **T0IF**：TIMER0 溢出中断标志，软件写 0 清，写 1 保持

10. 复位系统(RESET)

有 3 种复位方式：

1. 上电复位(POR)：上电过程中电压低于某一电压值时芯片保持复位，直到高于 POR 门限；
2. 低压复位(LVR)：当检测到电压低于某一电压值时会对芯片复位，保证芯片只在正常电压范围内工作；
3. 看门狗 WDT 溢出复位：看门狗超时后 MCU 重启复位。

STOP 下的 WDT 溢出复位会导致芯片复位，其在睡眠之前还没完成的操作不会再继续。

根据不同的复原状态硬件对 TO 和 PD 位置 1 或清零。

- **LVR 控制寄存器(LVRCON，17h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	LVREN				-			
Access	R/W				-			
Default	1				-			

Bit[7]　**LVREN：**低电压复位使能位
　　1：当 OPTION 中 LVRSEL 不为 3'b000 时开启低压复位
　　0：关闭 LVR

注意:STOP 指令前关闭 LVREN、LVDEN 才能在执行 STOP 指令后处于低功耗状态。STOP 指令后马上打开 LVREN，以防止芯片在电压大幅波动时进入“死机”状态。

- **电源控制寄存器(PCON，15h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	WDTEN	WDTSEL	TO	PD	OSCO	EINT0	INT0S	VTHS
Access	R/W	R/W	R	R	R/W	R/W	R/W	R/W
Default	1	0	1	1	0	0	0	0

Bit[7]　**WDTEN：**使能看门狗定时器
　　1：使能 WDT
　　0：关闭 WDT

Bit[6]　**WDTSEL：**WDT 溢出功能选择位
　　1：WDT 溢出唤醒，可以唤醒 IDLE 或 STOP 模式
　　0：WDT 溢出复位
　　注意：NORMAL 模式时，WDT 溢出只会复位

Bit[5]　**TO：**时间溢出标志
　　1：当系统上电时或执行“CLRWDT”或“STOP”指令后
　　0：看门狗定时器溢出

Bit[4]　**PD：**Powerdown flag bit
　　1：当系统上电时或执行“CLRWDT”指令后
　　0：当执行“STOP”指令后

Bit[3]　**OSCO：**时钟输出使能

1：1M 时钟通过 P03 输出，32K 时钟通过 P02 输出

0：时钟不输出

Bit[2] **EINT0**：外部中断 0 使能配置，高有效

Bit[1] **INT0S**：外部中断 0 触发方式选择

1：下降沿触发

0：上升沿触发

Bit[0] **VTHS**：I/O 输入电压门限选择

1：输入高电压=0.7VDD，输入低电压=0.3VDD

0：输入高电压=0.45VDD，输入低电压=0.2VDD

上电复位时间：

Oscillator Mode	**Power-on Rese（POR） Brown-out Reset(LVR)**	**WDT time-out Reset**
IRC	16 ms /8 ms /256 ms /128 ms	128 us

表 7 TO、PD 复位和唤醒后的状态

No.	复位方式	TO	PD
1	POR	1	1
2	LVR	1	1
3	WDT Reset during normal operation	0	1
4	WDT Wake-up during STOP	0	0

说明：u =不变

表 8 TO、PD 状态位影响事件

No.	事件	TO	PD
1	Power-on	**1**	**1**
2	WDT Time-Out Reset	**0**	**u**
3	STOP instruction	**1**	**0**
4	CLRWDT instruction	**1**	**1**

说明：u =不变

11. 低电压检测(LVD)

芯片内部提供 25 档电压检测（LVD），当 LVD 检测有效，产生 LVD 中断，同时 LVDOUT 标识将会自动置位为 1。LVD 电路有回滞特性，建议软件多次读取 LVDOUT 为 1 后才判断有效。

- **电源控制寄存器(LVDCON，16h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	LVDOUT	LVDEN	LVDFS	LVDSEL[4:0]				
Access	R	R/W	R/W	R/W				
Default	0	0	0	00000				

Bit[7] **LVDOUT**：LVD 结果
1：低压检测有效
0：低压检测无效

Bit[6] **LVDEN**：低电压检测使能位
1：使能 LVD
0：关闭 LVD

Bit[5] **LVDFS**：LVD 比较器负端输入选择
1：ELVD 电阻分压输入
0：VDD 电阻分压输入

Bit[4:0] **LVDSEL**：低电压检测点选择

LVDSEL	LVD Voltage	LVDSEL	LVD Voltage	LVDSEL	LVD Voltage	LVDSEL	LVD Voltage
00000	1.8V	01000	2.6V	10000	3.4V	11000	4.2V
00001	1.9V	01001	2.7V	10001	3.5V	11001	
00010	2.0V	01010	2.8V	10010	3.6V	11010	
00011	2.1V	01011	2.9V	10011	3.7V	11011	
00100	2.2V	01100	3.0V	10100	3.8V	11100	
00101	2.3V	01101	3.1V	10101	3.9V	11101	
00110	2.4V	01110	3.2V	10110	4.0V	11110	
00111	2.5V	01111	3.3V	10111	4.1V	11111	

注意：LVDFS 置 1 只是把 P05 设为模拟输入口避免产生漏流，LVDEN 同时置 1 才会把 LVD 比较器负端输入切换到 ELVD 电阻分压输入。

LVDFS 和 LVDEN 都置为 1 前需要把 LVRCON 中 LVREN 置 0 关闭 LVR 功能，否则可能会发生错误的低压复位。

使用 ELVD 电阻分压输入功能后再开启 LVR 功能，需 LVDEN 置为 0 后等待 100us 再把 LVREN 置 1，否则可能会发生错误的低压复位。

12. 电气特性

12.1 电气特性极限参数

表 9 极限参数

参数	标号	条件	范围	单位
供电电压	V_{DD}	-	-0 to +6.0	V
输入电压	V_I	所有 I/O口	-0.3 to V_{DD} + 0.3	V
工作温度	T_A	-	-40 to + 85	℃
储藏温度	T_{STG}	-	-40 to + 125	℃

12.2 直流特性

表 10 如无特殊说明 V_{DD} = 2.5V~5.5V，TA = 25ºC

参数	标号	条件	最小值	典型值	最大值	单位
工作电压	V_{DD}	MCU 时钟=2.5MHz	1.8		5.5	V
		MCU 时钟=5MHz	2.4		5.5	V
		MCU 时钟=10MHz	3.0		5.5	V
输入高电压 1	V_{IH1}		0.7V_{DD}			V
输入低电压 1	V_{IL1}				0.3V_{DD}	V
输入高电压 2	V_{IH2}		0.45V_{DD}			V
输入低电压 2	V_{IL2}				0.2V_{DD}	V
IO 输出拉电流	I_{OH1}	V_{DD}=5V, VOH=0.9V_{DD},Limiting		4		mA
IO 输出拉电流	I_{OH2}	V_{DD}=5V, VOH=0.9V_{DD},Normal		15		mA
IO 输出灌电流	I_{OL}	V_{DD}=5V, VOL=0.1V_{DD}		17		mA
输入上拉电阻	R_{PH}	Input pin at VSS，V_{DD}=5V		30		KΩ
输入下拉电阻	R_{PL}	Input pin at VDD，V_{DD}=5V		30		KΩ
WDT 电流		V_{DD}=3V		0.5		uA
		V_{DD}=5V		1.5		
WDT 周期	T_{WDT}	V_{DD}=3~5V，WDT rate=16ms	14	16	18	mS
LVR 电压	V_{LVR}		-10%		+10%	V
LVR 电流	I_{LVR}	V_{DD}=5V,STOP mode		45		uA
LVR 电流	I_{LVR}	V_{DD}=5V,Normal mode		8		uA
LVD 电压	V_{LVD}		-7%		+7%	V
LVD 电流	I_{LVD}	V_{DD}=5V,STOP mode		55		uA
LVD 电流	I_{LVD}	V_{DD}=5V,Normal mode		8		uA
LVR/LVD 迟滞				6%	12%	V
POR 电流	I_{POR}	VDD=3V		0.3		μA
		VDD=5V		0.4		μA
低功耗模式电流	I_{SB}	STOP mode，V_{DD}=5V，32K IRC enable		1.5		uA
		STOP mode，V_{DD}=5V，32K IRC disable		0.5		
		STOP mode，V_{DD}=3V，32K IRC enable		0.8		
		STOP mode，V_{DD}=3V，32K IRC disable		0.4		

12.3 振荡器特性

表 11 如无特殊说明 V_{DD} =5.0V，TA = 25ºC，VDD 滤波电容 0.1 uF

参数	标号	条件	最小值	典型值	最大值	单位
高速时钟精度		V_{DD} =5.0V/@25 °C	-1.5	–	1.5	%
		V_{DD} =2.5V~5.5V/@25 °C	-3	–	+3	%
		V_{DD} =2.5V~5.5V/-40~85 °C	-5	–	+5	%
高速时钟电流		V_{DD} = 5.0V	–	110	200	uA
低速时钟精度		V_{DD} =5.0V/@25 °C	-15	–	+15	%
		V_{DD} =2.5V~5.5V/@25 °C	-15	–	+15	%
		V_{DD} =2.5V~5.5V/-40~85 °C	-15	–	+15	%
低速时钟电流		V_{DD} = 5.0V	–	0.8	2	uA

13. 封装尺寸图

13.1 SOP8封装

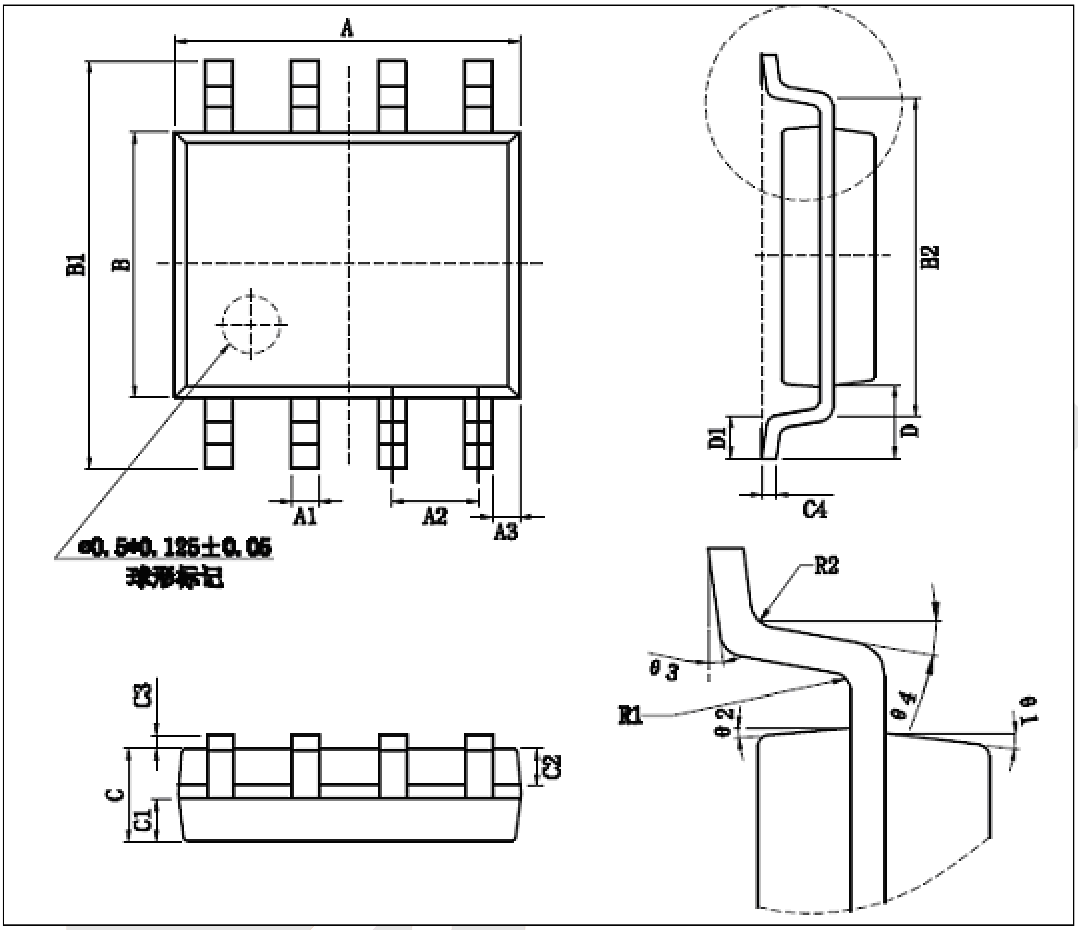


图 6 SOP8 封装图

表 12 SOP8 封装尺寸

Unit: mm

符号	最小值	典型值	最大值	符号	最小值	典型值	最大值
A	4.80	-	5.00	C3	0.05	-	0.2
A1	0.356	-	0.456	C4	0.203	-	0.233
A2	-	1.27	-	D	-	1.05	-
A3	-	0.345	-	D1	0.4	-	0.8
B	3.80	-	4.00	R1	-	0.20	-
B1	5.80	-	6.20	R2	-	0.20	-
B2	-	5.00	-	θ1	-	17°	-
C	1.30	-	1.60	θ2	-	13°	-
C1	0.55	-	0.65	θ3	0°	-	8°
C2	0.55	-	0.65	θ4	4°	-	12°

13.2 SOT23-6封装

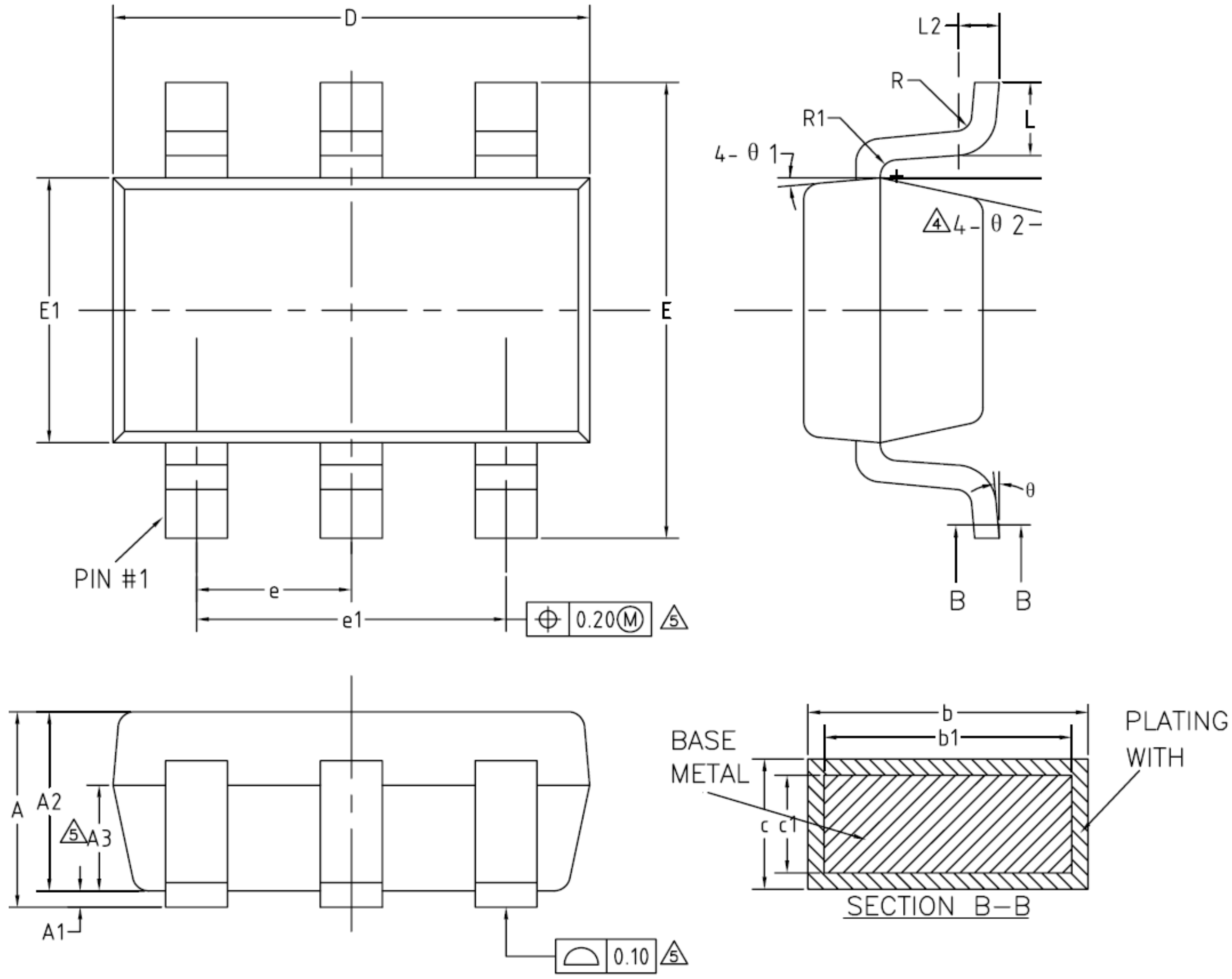


图 7 SOT23-6 封装图

表 13 SOT23-6 封装尺寸

符号	尺寸（mm 单位）			符号	尺寸（mm 单位）		
	最小值	典型值	最大值		最小值	典型值	最大值
A	-	-	1.25	e	0.90	0.95	1.00
A1	0	-	0.15	e1	1.80	1.90	2.00
A2	1.00	1.10	1.20	L	0.35	0.45	0.60
A3	0.60	0.65	0.70	L1	0.59RET		
b	0.36	-	0.50	L2	0.25BSC		
b1	0.36	0.38	0.45	R	0.10	-	-
c	0.14	-	0.20	R1	0.10	-	0.20
c1	0.14	0.15	0.16	θ	0	-	8°
D	2.826	2.926	3.026	θ1	3°	5°	7°
E	2.60	2.80	3.00	θ2	6°	-	14°
E1	1.526	1.626	1.726				

14. 历史记录

版本号	修改记录	发布日期
V1.0	初版	2024-08-20
V1.1	修改电气特性VIH/VIL描述	2024-9-26

最终版本以官网为准，请及时下载查阅！